

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-062724

(43)Date of publication of application : 07.03.1997

J1040 U.S. PTO  
10/073328

02/13/02

(51)Int.Cl. G06F 17/50  
H01L 21/82

(21)Application number : 07-218591

(71)Applicant : NEC CORP

(22)Date of filing : 28.08.1995

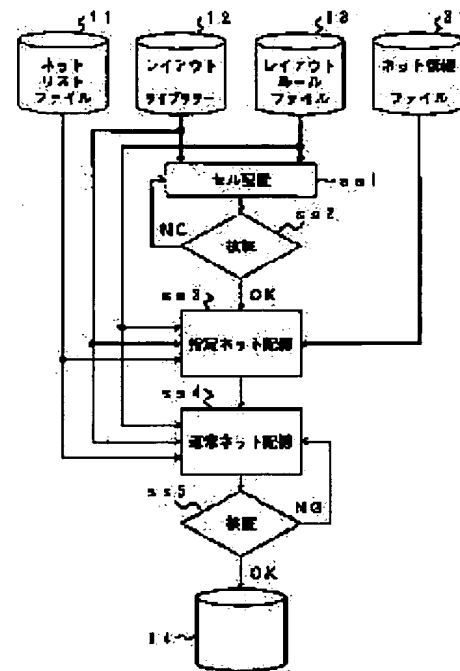
(72)Inventor : FURUYA NOBUO

## (54) AUTOMATIC LAYOUT DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve the electromigration resistance of via holes of wiring with minimum line width by forming a plurality of via holes at the time of wiring layer replacement for a specific network with a heavy load among networks that are wired with minimum line width when a semiconductor integrated circuit is automatically laid out.

**SOLUTION:** A network information file 31 contains new information wherein a plurality of via holes are arranged. The automatic layout device arranges cells according to a layout library 12 and a layout rule, tests the cell arrangement, and wires a specific net according to a network list, the layout library 12, layout holes, and network information when the test result is OK. When a wiring layer is replaced in a network specified with the network information at the time of automatic wiring, a plurality of via holes are arranged. Then the automatic layout device performs normal net wiring and stores layout data in the file 14 when the result of a test of the automatic wiring is OK.



## LEGAL STATUS

[Date of request for examination] 28.08.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2785861

[Date of registration] 29.05.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-62724

(43)公開日 平成9年(1997)3月7日

(51)IntCl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 17/50			G 0 6 F 15/60	6 5 8 J
H 0 1 L 21/82			H 0 1 L 21/82	C C1-5, F4

審査請求 有 請求項の数 5 O L (全 7 頁)

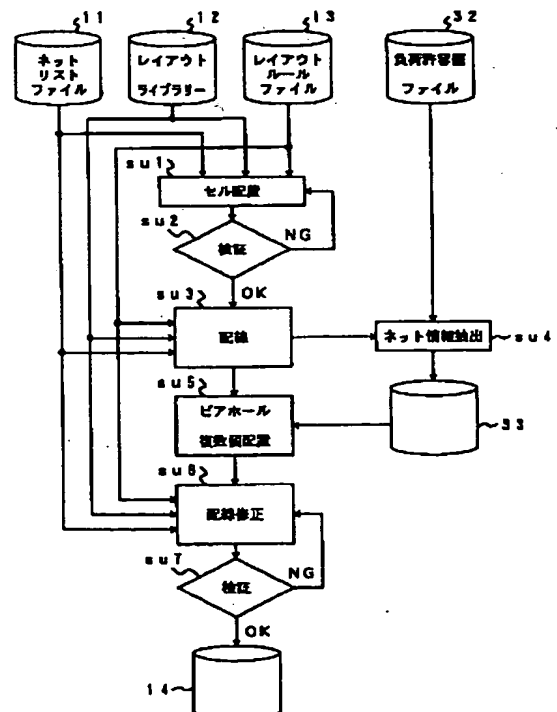
(21)出願番号	特願平7-218591	(71)出願人 000004237
		日本電気株式会社
		東京都港区芝五丁目7番1号
(22)出願日	平成7年(1995)8月28日	(72)発明者 古谷 信雄
		東京都港区芝五丁目7番1号 日本電気株式会社内
		(74)代理人 弁理士 後藤 洋介 (外2名)

(54)【発明の名称】 自動レイアウト装置

(57)【要約】

【課題】 半導体集積回路の自動レイアウトにおいて、最小線幅の配線におけるビアホールのエレクトロマイグレーション耐性を向上させる。

【解決手段】 半導体集積回路を自動レイアウトする際、最小線幅で配線するネットのうち負荷の重い特定ネットに対してのみ配線層乗せ換えの際のビアホールを複数個にする。



**【特許請求の範囲】**

【請求項1】 半導体集積回路を自動レイアウトする際に用いられる自動レイアウト装置であって、最小線幅で配線するネットのうち負荷の重い特定のネットに対して配線層乗せ換えの際ビアホールを複数個配置する第1の手段を有することを特徴とする自動レイアウト装置。

【請求項2】 請求項1に記載された自動レイアウト装置において、前記ビアホールを複数個配置すべきネットを表すネット情報が格納されたファイルを備え、前記第1の手段は前記ネット情報で指定された特定ネットに対してネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い、前記配線層乗せ換えの際前記ビアホールを複数個配置するようにしたことを特徴とする自動レイアウト装置。

【請求項3】 請求項1に記載された自動レイアウト装置において、前記第1の手段は、予め定められた負荷許容値を越えるネットをネットリストから検出してネット情報を得る検出手段と、前記ネット情報で指定された特定ネットに対して前記ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い、前記配線層乗せ換えの際前記ビアホールを複数個配置する指定ネット配線手段とを有することを特徴とする自動レイアウト装置。

【請求項4】 請求項1に記載された自動レイアウト装置において、前記第1の手段は、ネットリスト、レイアウトライブラリー、及びレイアウトルールに応じて自動配線を行い配線データを得る配線手段と、該配線データにおいて各ネットの負荷値をチェックして予め定められた負荷許容値を越える負荷値を有するネットを検出しネット情報を得る検出手段と、前記ネット情報で指定された特定ネットに対して前記配線データに基づいて前記配線層乗せ換えの際前記ビアホールを複数個配置するビアホール配置手段と、前記特定ネットと隣接するネットについて前記特定ネットとの間隔エラーが生じた際前記ネットリスト、前記レイアウトライブラリー、及び前記レイアウトルールに基づいて前記隣接ネットの再配線を行う再配線手段とを有することを特徴とする自動レイアウト装置。

【請求項5】 請求項1に記載された自動レイアウト装置において、前記第1の手段は、予め定められた負荷許容値を越えるネットをネットリストから検出して第1のネット情報を得る第1の検出手段と、前記第1のネット情報で指定された特定ネットに対して前記ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い前記配線層乗せ換えの際前記ビアホールを複数個配置する指定ネット配線手段と、全ての配線をレイアウトして配線データを得る配線手段と、該配線データにおいて各ネットの負荷値をチェックして予め定められた負荷許容値を越える負荷値を有するネットを検出し第2のネット情報を得る検出手段と、前記第2の

ネット情報で指定された特定ネットに対して前記配線データに基づいて前記配線層乗せ換えの際前記ビアホールを複数個配置するビアホール配置手段と、前記特定ネットと隣接するネットについて前記特定ネットとの間隔エラーが生じた際前記ネットリスト、前記レイアウトライブラリー、及び前記レイアウトルールに基づいて前記隣接ネットの再配線を行う再配線手段とを有することを特徴とする自動レイアウト装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は半導体集積回路の自動レイアウト装置に関し、特に、ASIC (Application Specific IC) 等の半導体集積回路の自動レイアウト手法において配線層乗せ換えの際のビアホールの自動配置に関する。

**【0002】**

【従来の技術】まず、従来の自動レイアウト装置について図6を参照して概説する。

【0003】自動レイアウト装置はネットリストファイル11、レイアウトライブラリー12、及びレイアウトルールファイル13を備えており、自動レイアウト装置は、まず、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいてセル配置を行い（ステップs1）、セル配置の検証して（ステップs2）、検証の結果が了（OK）であれば、次に、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い（ステップs3）、自動配線について検証する（ステップs4）。そして、検証の結果がOKであれば、レイアウトデータとしてファイル14に格納する。

【0004】従来の自動レイアウト装置では、自動配線の際にはレイアウトルールのチェックのみを行っており、レイアウトルールに違反する配線については配線の修正が行われる。

【0005】ここで、図7を参照して、自動レイアウトを行う際には、予め設定された格子（配線格子）上に、配線が配置される。図示の例では、第1及び第2の配線21及び22が配線格子に沿って配置されている。そして、配線密度を最大にするためには、格子間隔は最小の値に設定する必要がある。言い換えると、配線乗せ換え時にビアホール23一個のみが配置できる最小の値に格子間隔が設定される。

【0006】このように、半導体集積回路を自動レイアウトする際には、最小線幅で配線するネットに関しては、配線層の乗せ換えの際にはビアホールは一個のみ配置している。

**【0007】**

【発明が解決しようとする課題】ところで、半導体集積回路においては、半導体プロセスの微細化に伴って製造時にはビアホールの内面に付着する配線材の膜厚が配線

平坦部に比べて著しく劣化する傾向にある。

【0008】つまり、図8に示すように第1の配線21と第2の配線22とが層間絶縁層24に形成されたビアホール23を介して接続されている場合を考えると、ビアホール内面の配線膜厚 $t_2$ は平坦部（第2の配線平坦部）の配線膜厚 $t_1$ の約20%となっている。一方、ビアホール23の周囲長は平坦部の最小幅の約4倍であり、この結果、ビアホール23における電流密度は平坦部の約1.3倍となる。

【0009】一般に、エレクトロマイグレーション耐性は電流密度の2乗に逆比例して劣化することが知られており、このため、ビアホール23におけるエレクトロマイグレーション耐性は平坦部に比較して約0.6倍となる。従って、半導体集積回路において、ビアホールにおいて信頼性が著しく低下してしまう。つまり、従来のように自動レイアウトを行うと、負荷の重いネットにおいては、エレクトロマイグレーション耐性が十分でないという問題点がある。

【0010】本発明の目的はエレクトロマイグレーション耐性を良好にすることのできる自動レイアウト装置を提供することにある。

【0011】

【課題を解決するための手段】本発明によれば、半導体集積回路を自動レイアウトする際に用いられる自動レイアウト装置であって、最小線幅で配線するネットのうち負荷の重い特定のネットに対して配線層乗せ換えの際ビアホールを複数個配置する第1の手段を有することを特徴とする自動レイアウト装置が得られる。

【0012】自動レイアウト装置は、さらに、前記ビアホールを複数個配置すべきネットを表すネット情報が格納されたファイルを備え、前記第1の手段は、例えば、前記ネット情報で指定された特定ネットに対してネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い、前記配線層乗せ換えの際前記ビアホールを複数個配置する。

【0013】第1の手段は、予め定められた負荷許容値を越えるネットをネットリストから検出してネット情報を得る検出手段と、前記ネット情報で指定された特定ネットに対して前記ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い、前記配線層乗せ換えの際前記ビアホールを複数個配置する指定ネット配線手段とを有するようにしてもよい。

【0014】さらに、第1の手段は、ネットリスト、レイアウトライブラリー、及びレイアウトルールに応じて自動配線を行い配線データを得る配線手段と、該配線データにおいて各ネットの負荷値をチェックして予め定められた負荷許容値を越える負荷値を有するネットを検出しネット情報を得る検出手段と、前記ネット情報で指定された特定ネットに対して前記配線データに基づいて前記配線層乗せ換えの際前記ビアホールを複数個配置する

ビアホール配置手段と、前記特定ネットと隣接するネットについて前記特定ネットとの間隔エラーが生じた際前記ネットリスト、前記レイアウトライブラリー、及び前記レイアウトルールに基づいて前記隣接ネットの再配線を行う再配線手段とを有するようにしてもよい。

【0015】また、第1の手段は、予め定められた負荷許容値を越えるネットをネットリストから検出して第1のネット情報を得る第1の検出手段と、前記第1のネット情報で指定された特定ネットに対して前記ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて配線を行い前記配線層乗せ換えの際前記ビアホールを複数個配置する指定ネット配線手段と、全ての配線をレイアウトして配線データを得る配線手段と、該配線データにおいて各ネットの負荷値をチェックして予め定められた負荷許容値を越える負荷値を有するネットを検出し第2のネット情報を得る検出手段と、前記第2のネット情報で指定された特定ネットに対して前記配線データに基づいて前記配線層乗せ換えの際前記ビアホールを複数個配置するビアホール配置手段と、前記特定ネットと隣接するネットについて前記特定ネットとの間隔エラーが生じた際前記ネットリスト、前記レイアウトライブラリー、及び前記レイアウトルールに基づいて前記隣接ネットの再配線を行う再配線手段とを有するようにしてもよい。

【0016】

【発明の実施の形態】以下図面を参照して本発明について説明する。

【0017】図1を参照して、本発明による自動レイアウト装置は、ネットリストファイル11、レイアウトライブラリー12、レイアウトルールファイル13、及びネット情報ファイル31を備えており、ネット情報ファイル31にはビアホールを複数個配置するネット情報が格納されている。

【0018】自動レイアウト装置は、まず、レイアウトライブラリー及びレイアウトルールに基づいてセル配置を行い（ステップs s 1）、セル配置の検証して（ステップs s 2）、検証の結果が了（OK）であれば、次に、ネットリスト、レイアウトライブラリー、レイアウトルール、及びネット情報に基づいて指定ネットの配線を行う（ステップs s 3）、そして、自動配線の際、ネット情報で指定されたネットにおいて配線層の乗せ換えが生じるとビアホールを複数個配置する。つまり、複数個のビアホールを配置すべき指定ネットの配線を行う。その後、自動レイアウト装置は、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて通常ネット配線を行う（指定ネット以外のネットの配線を行う：ステップs s 4）。そして、自動配線について検証する（ステップs s 5）。検証の結果がOKであれば、レイアウトデータとしてファイル14に格納する。

【0019】上述のようにして、レイアウトされた結果

(レイアウトデータ)の一例を図2に示す。図2において、指定ネットには複数(図2では2個)のビアホール23が配置されており、指定ネットにおいては、複数個のビアホール23によって第1の配線21と第2の配線22とが接続されている。

【0020】次の図3を参照して、本発明による自動レイアウト装置の他の例について説明する。

【0021】この自動レイアウト装置は、ネットリストファイル11、レイアウトライブラリー12、及びレイアウトルールファイル13の他に負荷許容値が格納された負荷許容値ファイル32を備えており、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいてセル配置を行い(ステップst1)、セル配置の検証する(ステップst2)。そして、検証の結果が了(OK)であれば、ステップst3に進む。一方、ネットリスト及び負荷許容値に応じてネットリスト中から負荷許容値を越えるネットを自動的に検出(抽出)して(ステップst4)、この検出ネットをビアホールを複数個配置するネット(ネット情報)としてファイル33に格納する。

【0022】ステップst3では、ネットリスト、レイアウトライブラリー、レイアウトルール、及びネット情報に基づいて指定ネットの配線を行う。そして、自動配線の際、ネット情報で指定されたネットにおいて配線層の乗せ換えが生じるとビアホールを複数個配置する。つまり、複数個のビアホールを配置すべき指定ネットの配線を行う。その後、自動レイアウト装置は、通常ネット配線を行う(指定ネット以外のネットの配線を行う:ステップst5)。そして、自動配線について検証する(ステップst6)。検証の結果がOKであれば、レイアウトデータとしてファイル14に格納する。

【0023】図4を参照して、本発明による自動レイアウト装置の他の例について説明する。

【0024】この自動レイアウト装置は、ネットリストファイル11、レイアウトライブラリー12、及びレイアウトルールファイル13の他に負荷許容値ファイル32を備えており、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいてセル配置を行い(ステップsu1)、セル配置の検証する(ステップsu2)。そして、検証の結果が了(OK)であれば、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいて自動配線を行い配線データを得る(ステップsu3)。

【0025】一方、自動レイアウト装置は、配線データにおいて各ネットの負荷値をチェックして、負荷許容値を越える負荷値を有するネットを検出(抽出)する(ステップsu4)。そして、この検出ネットをビアホールを複数個配置するネット(ネット情報)としてファイル33に格納する。

【0026】上述のようにして、ネット情報を得た後、

自動レイアウト装置は、上記の配線データ及びネット情報に応じてビアホールの再配置を行う(ステップsu5)。つまり、自動レイアウト装置は、ネット情報で指定されたネットについて複数個のビアホールの再配置を行う。

【0027】その後、自動レイアウト装置は、ネットリスト、レイアウトライブラリー、及びレイアウトルールに応じて配線の修正を行う(ステップsu6)。つまり、複数個のビアホールが再配置されたことに起因して隣接配線との間にレイアウトルール違反(エラー)が生じた場合、その部分において配線を修正する。

【0028】次に、自動レイアウト装置は自動配線(修正後の配線)について検証する(ステップsu7)。検証の結果がOKであれば、レイアウトデータとしてファイル14に格納する。

【0029】図5を参照して、本発明による自動レイアウト装置の他の例について説明する。

【0030】この自動レイアウト装置は、ネットリストファイル11、レイアウトライブラリー12、及びレイアウトルールファイル13の他に負荷許容値ファイル32を備えており、ネットリスト、レイアウトライブラリー、及びレイアウトルールに基づいてセル配置を行い(ステップsv1)、セル配置の検証する(ステップsv2)。

【0031】一方、自動レイアウト装置は、ネットリストから負荷許容値を越えるネットを検出(抽出)する(ステップsv3)。そして、この検出ネットをビアホールを複数個配置するネット(第1のネット情報)としてファイル33に格納する。

【0032】上述のようにして、第1のネット情報を得た後、自動レイアウト装置は、ネットリスト、レイアウトライブラリー、レイアウトルール、及び第1のネット情報に基づいて指定ネットの配線を行う(ステップsv4)。そして、自動配線の際、第1のネット情報で指定されたネットにおいて配線層の乗せ換えが生じるとビアホールを複数個配置する。つまり、複数個のビアホールを配置すべき指定ネットの配線を行う。その後、自動レイアウト装置は、通常ネット配線を行う(指定ネット以外のネットの配線を行う:ステップsv5)。

【0033】上述のようにしてすべての配線データが得られた後、自動レイアウト装置は、配線データにおいて各ネットの負荷値をチェックして、負荷許容値を越える負荷値を有するネットを検出(抽出)する(ステップsv6)。そして、この検出ネットをビアホールを複数個配置するネット(第2のネット情報)としてファイル34に格納する。そして、上記の配線データ及び第2のネット情報に応じてビアホールの再配置を行う(ステップsv7)。つまり、自動レイアウト装置は、第2のネット情報で指定されたネットについて複数個のビアホールの再配置を行う。

【0034】その後、自動レイアウト装置は、ネットリスト、レイアウトライブラリ、及びレイアウトルールに応じて配線の修正を行う（ステップsv8）。つまり、複数個のビアホールが再配置されたことに起因して隣接配線との間にレイアウトルール違反（エラー）が生じた場合、その部分において配線を修正する。

【0035】次に、自動レイアウト装置は自動配線（修正後の配線）について検証する（ステップsv9）。検証の結果がOKであれば、レイアウトデータとしてファイル14に格納する。

【0036】

【発明の効果】以上説明したように、本発明では半導体集積回路の自動レイアウトを行う際、最小線幅で配線するネットのうち負荷の重い特定のネットにのみ配線層乗せ換え時のビアホールを自動的に複数個配置するようにしたから、ビアホールがN（Nは2以上の整数）個配置されると、ビアホール一個当たりに流れる電流は分割され、ビアホールが一個の場合に比べて一つのビアホールに流れる電流は $1/N$ となる。エレクトロマイグレーション耐性は電流密度の2乗に逆比例するから、本発明では、エレクトロマイグレーション耐性はNの2乗倍となる。例えば、2個のビアホールを配置した場合には、エレクトロマイグレーション耐性は4倍となる。さらに、負荷の重い特定ネットにのみ複数個のビアホールを配置するようにして、配線性の低下による面積の増加を最小限度に抑えることができるという効果もある。

【図面の簡単な説明】

【図1】本発明による自動レイアウト装置の第1の実施例を説明するためのフローチャートである。

【図2】本発明による自動レイアウト装置によってレイアウトされた半導体集積回路を示す図である。

【図3】本発明による自動レイアウト装置の第2の実施例を説明するためのフローチャートである。

【図4】本発明による自動レイアウト装置の第3の実施例を説明するためのフローチャートである。

【図5】本発明による自動レイアウト装置の第4の実施例を説明するためのフローチャートである。

【図6】従来の自動レイアウト装置を説明するためのフローチャートである。

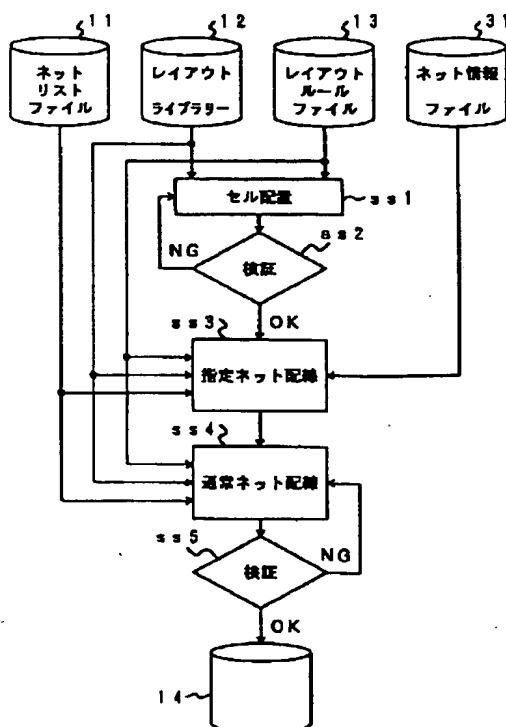
【図7】従来の自動レイアウト装置によってレイアウトされた半導体集積回路を示す図である。

【図8】ビアホールの断面を示す図である。

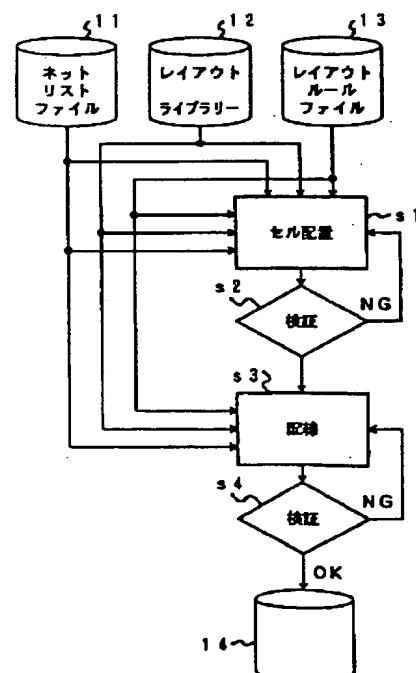
【符号の説明】

- 11 ネットリストファイル
- 12 レイアウトライブラリ
- 13 レイアウトルールファイル
- 21 第1の配線
- 22 第2の配線
- 23 ビアホール
- 24 層間絶縁層
- 31 ネット情報ファイル
- 32 負荷許容値ファイル

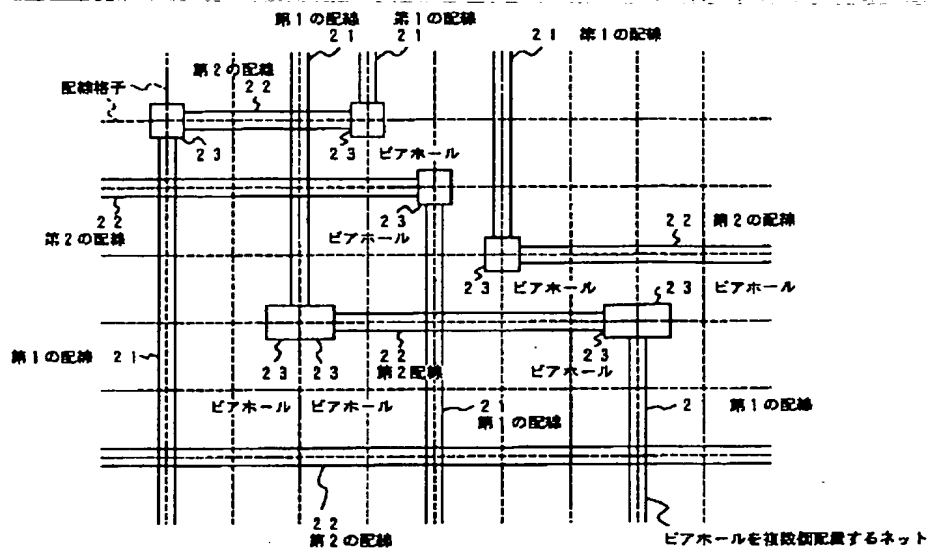
【図1】



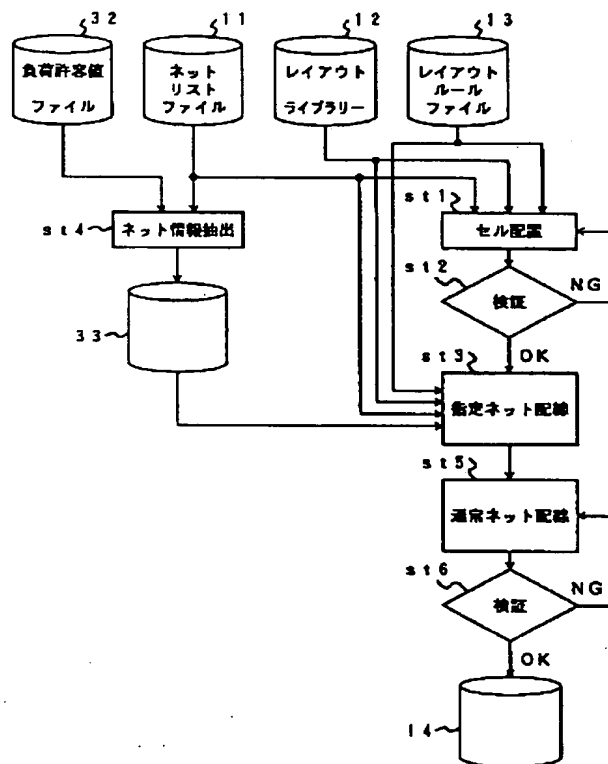
【図6】



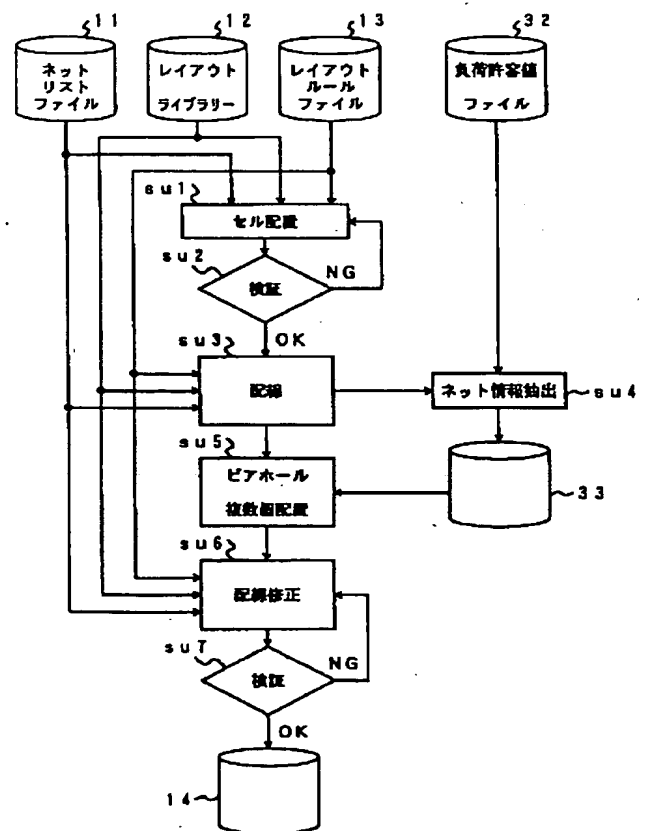
【図 2】



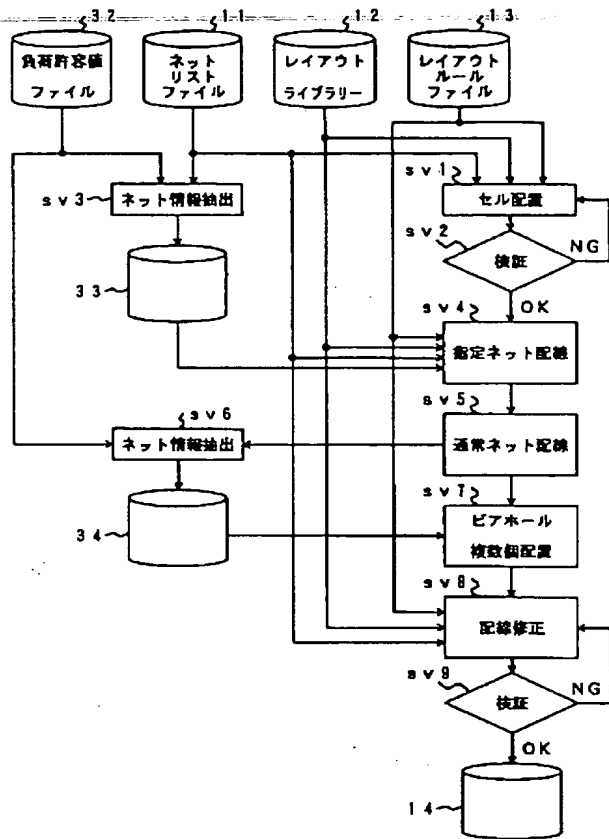
【図 3】



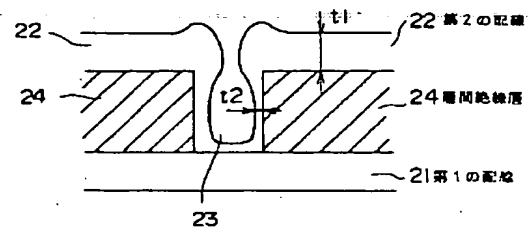
【図 4】



【図 5】



【図 8】



【図 7】

